



UNIVERSITÀ
DEGLI STUDI
FIRENZE

FLORE

Repository istituzionale dell'Università degli Studi di Firenze

NOTE SULLE CARATTERISTICHE E SULLE APPLICAZIONI DEI MOSFET DI POTENZA

Questa è la Versione finale referata (Post print/Accepted manuscript) della seguente pubblicazione:

Original Citation:

NOTE SULLE CARATTERISTICHE E
SULLE APPLICAZIONI DEI MOSFET DI POTENZA
NEI CIRCUITI LINEARI / L. Capineri. - STAMPA. - (2006), pp. 1-19.

Availability:

The webpage <https://hdl.handle.net/2158/773578> of the repository was last updated on

Terms of use:

Open Access

La pubblicazione è resa disponibile sotto le norme e i termini della licenza di deposito, secondo quanto stabilito dalla Policy per l'accesso aperto dell'Università degli Studi di Firenze (<https://www.sba.unifi.it/upload/policy-oa-2016-1.pdf>)

Publisher copyright claim:

La data sopra indicata si riferisce all'ultimo aggiornamento della scheda del Repository FloRe - The above-mentioned date refers to the last update of the record in the Institutional Repository FloRe

(Article begins on next page)



NOTE SULLE CARATTERISTICHE E SULLE APPLICAZIONI DEI MOSFET DI POTENZA NEI CIRCUITI LINEARI

Tratte da alcune lezioni del corso di Elettronica Industriale

Prof. Ing. L. Capineri

A.A. 2006-07



INDICE

1. STRUTTURA DEI MOSFET DI POTENZA.....pag. 2
2. CARATTERISTICHE DEI MOSFET DI POTENZA.....pag. 8
3. CONFRONTO FRA MOSFET E BJT DI POTENZA.....pag. 11
4. APPLICAZIONI LINEARI DEI MOSFET DI POTENZA.....pag. 15
5. CAMPI DI APPLICAZIONE, BIBLIOGRAFIA.....pag. 18

1. STRUTTURA DEI MOSFET DI POTENZA

Allo scopo di valutare le differenze costruttive e delle caratteristiche elettriche fra i mosfet di potenza e quelli per piccoli segnali, in Fig1.1 è mostrata la struttura tipica di un mosfet ad arricchimento (enhancement) per piccoli segnali;

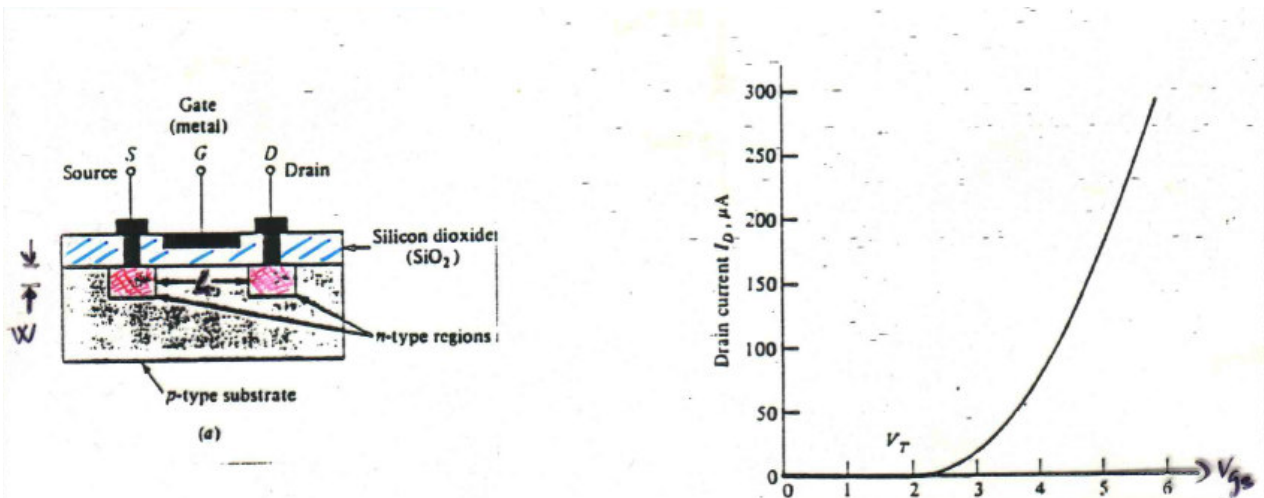


Fig 1.1 Struttura e caratteristica di ingresso di un mosfet di segnale

In base alle caratteristiche dimensionali e fisiche si può definire la corrente di saturazione I_{Dsat} con la seguente relazione:

$$I_{Dsat} = \frac{\mu_n C_{OX} W (V_{GS} - V_{TH})^2}{2L}$$

Con: μ_n mobilità elettroni, W sezione del canale, C_{OX} capacità di gate per unità di superficie dovuta allo strato di ossido di silicio, L lunghezza del canale.

Nei dispositivi per piccoli segnali la lunghezza del canale, è di solito sufficientemente elevata da determinare la saturazione della corrente in seguito allo strozzamento del canale.

Se definiamo la corrente I_{DSS} , quella relativa a V_{GS} pari a due volte la tensione di soglia in saturazione V_{TH} , tutte le costanti legate alla struttura costruttiva possono essere sostituite col rapporto :

$$\frac{\mu_n C_{OX} W}{2L} = \frac{I_{DSS}}{V_{TH}^2} \qquad V_{GS} = 2V_{th} \Rightarrow I_{DSS}$$

$$I_{DSS} = V_{TH}^2 \frac{\mu_n C_{OX} W}{2L}$$

$$I_{Dsat} = I_{DSS} \left(\frac{V_{GS}}{V_{th}} - 1 \right)^2$$

Le precedenti relazioni indicano che per avere elevati valori di I_{DSS} , come richiesto nei dispositivi di potenza, sarebbe necessaria l'induzione di un canale corto e largo, cioè con un rapporto $W/L \gg 1$; tuttavia questo determinerebbe il verificarsi del break-down, per effetto punch through, già con tensioni fra drain e source piuttosto basse.

Inoltre la disposizione di tutti i terminali sullo stesso lato del chip è una soluzione svantaggiosa per la realizzazione di un componente di potenza, poiché le piazzole di contatto dovrebbero essere abbastanza ampie per permettere il passaggio di correnti elevate, con un conseguente aumento delle capacità parassite.

Per risolvere questi problemi sono state studiate nuove strutture capaci di controllare correnti molto più elevate senza diminuire eccessivamente la velocità di commutazione.

Cronologicamente la prima struttura sperimentata è stata quella del VMOS, ideata e commercializzata dal 1976 dalla Siliconix Inc., che si è poi evoluta nelle strutture DMOS e UMOS negli anni successivi, grazie anche al miglioramento dei processi di fabbricazione dei circuiti integrati.

Con il VMOS (Fig.1.2 a destra) si possono realizzare più facilmente canali molto corti ($1 \div 2 \mu\text{m}$) ottenendo elevate correnti di saturazione, mentre la regione di svuotamento della giunzione body-drain si estende principalmente nel substrato poco drogato (n^-), non invadendo la zona destinata al canale indotto; inoltre l'ampio terminale di drain facilita il collegamento con il contenitore, che ha anche la funzione di dissipatore.

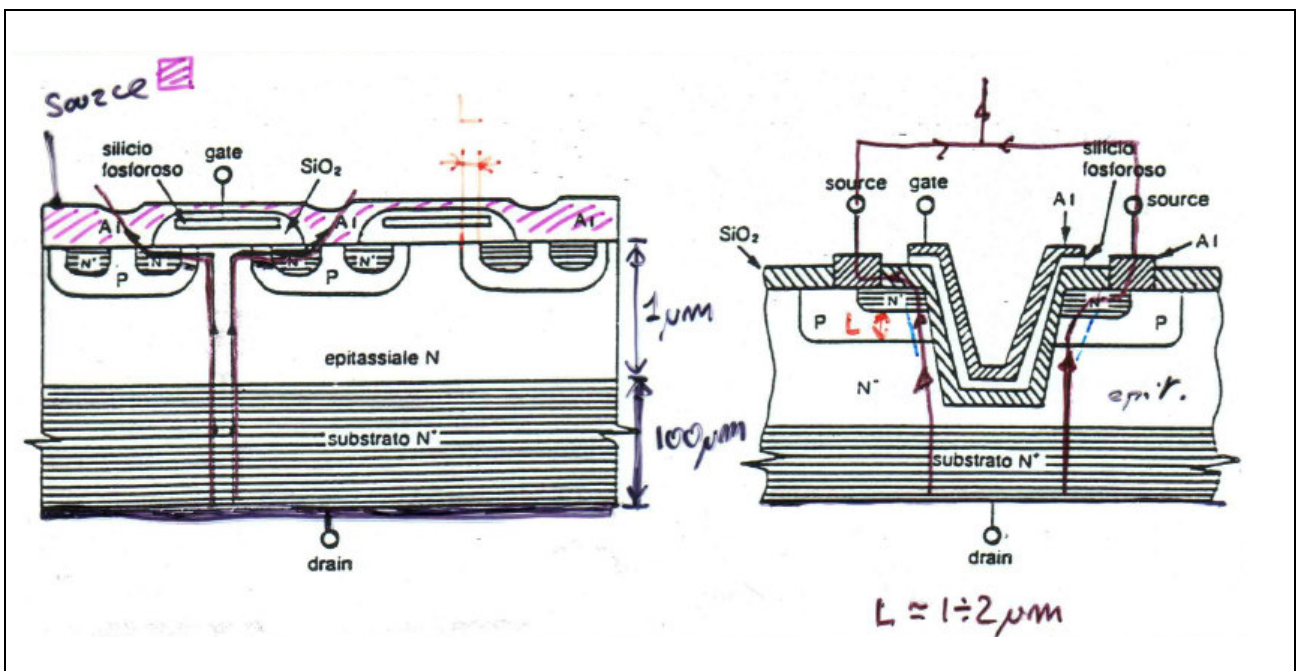


Fig 1.2 Struttura dei mosfet di potenza VMOS (a destra) e DMOS (a sinistra); per il DMOS sono rappresentate più celle in parallelo.

A causa della tipica forma a “V” del taglio si ha una forte concentrazione delle linee del campo elettrico sull’apice dell’incisione, e questo può provocare il breakdown fra i terminali di drain e di gate: infatti se quando il mosfet è interdetto il drain assume un potenziale troppo grande rispetto al gate, può verificarsi la perforazione del dielettrico di ossido di silicio della Cgd.

Il problema è aggravato dal fatto che lo strato di ossido che si deposita sulle superfici oblique dell’incisione a V, è meno spesso che sulle superfici piane orizzontali. Per ovviare a questo inconveniente si può rendere piano il fondo del taglio, arrestando il processo di incisione quando questo è ancora piuttosto largo, raggiungendo così tensioni di break-down di circa 500V.

Una soluzione più efficiente è stata raggiunta con la struttura dei DMOS (Double Diffusion MOS), mostrata in Fig1.2 a sinistra, che è quella attualmente adottata da Motorola ed International Rectifier. I transistor così costruiti permettono di raggiungere tensioni inverse di circa 1000 V, ma rispetto ai V MOS presentano due inconvenienti:

1) Nei DMOS la corrente di drain deve compiere un percorso più lungo prima di giungere dal drain al canale, e quindi la resistenza di conduzione R_{ds-on} risulta più elevata; questo effetto è aggravato dal fatto che la parte terminale di questo percorso, la cosiddetta *pinch region*, è tipicamente più stretta (Fig1.3);

2) La *pinch region* tende a stringersi al crescere della tensione V_{ds} a causa dell’estensione della regione di svuotamento della giunzione body(p)-substrato(n); questo fenomeno è del tutto analogo al restringimento del canale di un JFET a svuotamento, ed è per questo chiamato "effetto JFET parassita".

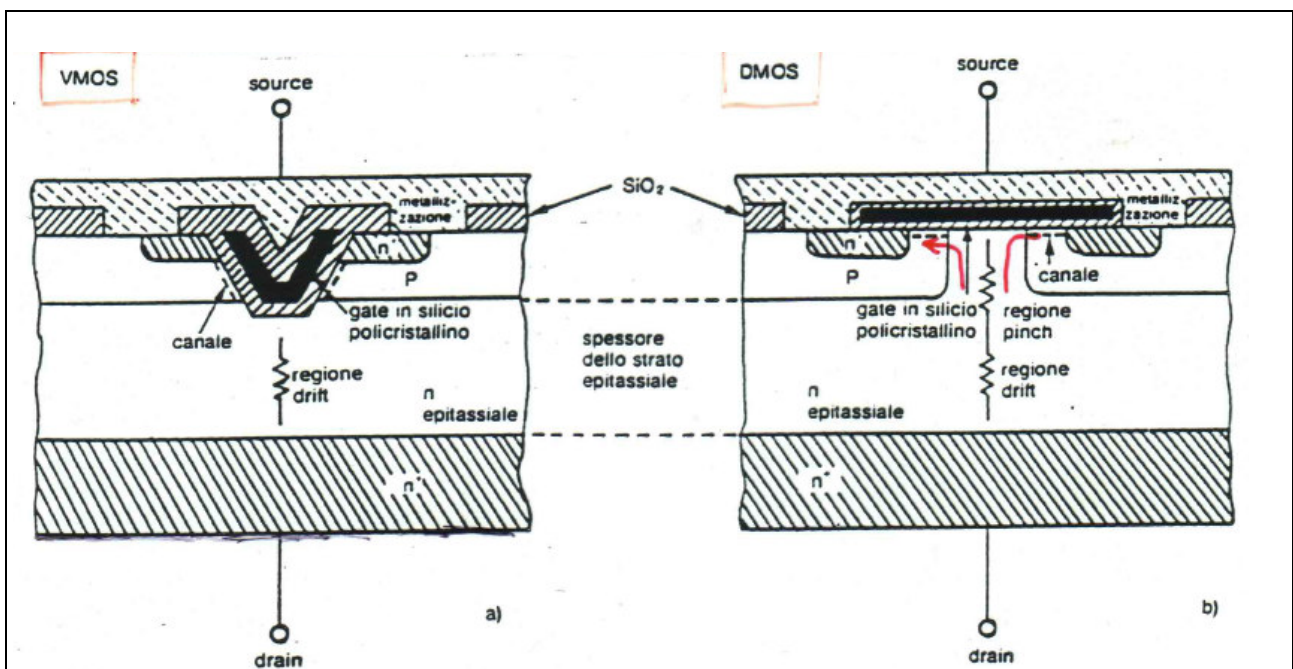


Fig 1.3 Regioni di “pinch” e di “drift”

Il diagramma in Fig1.4 rappresenta i contributi alla formazione della resistenza totale R_{ds-on} , ovvero:

- 1) resistenza della regione di *pinch* (R di strozzamento o di collo),
- 2) resistenza del canale,
- 3) resistenza dei collegamenti esterni.

In generale, per ottenere la riduzione della resistenza di conduzione di un mosfet di potenza, si realizzano un gran numero di regioni di source, tipicamente alcune migliaia, collegate in parallelo ad un unico terminale di drain. La parallelizzazione di tante celle ha due vantaggi:

- 1) i singoli canali risultano più corti, e quindi presentano una resistenza minore;
- 2) la resistenza complessiva del parallelo risulta molto inferiore a quella della singola cella, fornendo al dispositivo eccellenti prestazioni per la commutazione di carichi percorsi da elevata corrente.

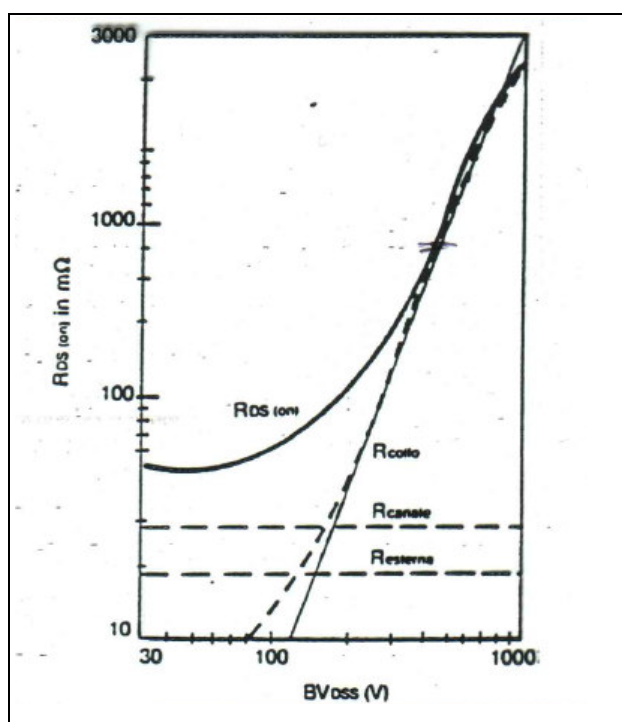


Fig 1.4 Contributi alla formazione di $R_{ds(on)}$

La struttura parallela viene integrata in un unico componente e commercializzata con marchi proprietari: la Motorola realizza componenti con la denominazione TMOS, (il nome deriva dal fatto che la corrente di drain si suddivide in percorsi a T per giungere al source), mentre la International Rectifier realizza gli HEXFET con regioni di source a pianta esagonale (Fig1.5). In ogni caso il terminale di gate in silicio policristallino è unico, e ad esso sono sovrapposti uno strato isolante di ossido di silicio e la metallizzazione del source.

L'esigenza di ottenere elevate tensioni di breakdown è in contrasto con quella di bassi valori della resistenza di conduzione: la prima infatti richiede la realizzazione del drain con strati epitassiali spessi e poco drogati, perché la regione di svuotamento della giunzione drain-source si estenda quasi esclusivamente dalla parte del drain senza raggiungere la metallizzazione, e ciò causa un aumento della R_{ds-on} . Questo problema può essere risolto aumentando l'estensione planare del chip, e ricavando quindi un maggior numero di percorsi paralleli per la corrente. Così facendo cresce il costo del transistor, perché l'area del chip è tipicamente il fattore che influisce maggiormente sul costo di un dispositivo a semiconduttore.

Solitamente i DMOS vengono utilizzati in tutte le applicazioni che non siano di alta frequenza (frequenza di lavoro inferiore a 10 MHz). In questo caso infatti la più grande capacità fra gate e drain determinerebbe un effetto parassita inaccettabile, specialmente nella configurazione common-source, nella quale si avrebbe un notevole accoppiamento fra circuiti di ingresso e di uscita, e quindi si preferiscono ancora i VMOS.

Osserviamo come un DMOS non polarizzato funzioni come un diodo PN, utilizzando i terminali di source e drain, che può essere utilizzato per applicazioni di rettificazione della corrente risultando relativamente veloce in commutazione rispetto ai rettificatori al silicio.

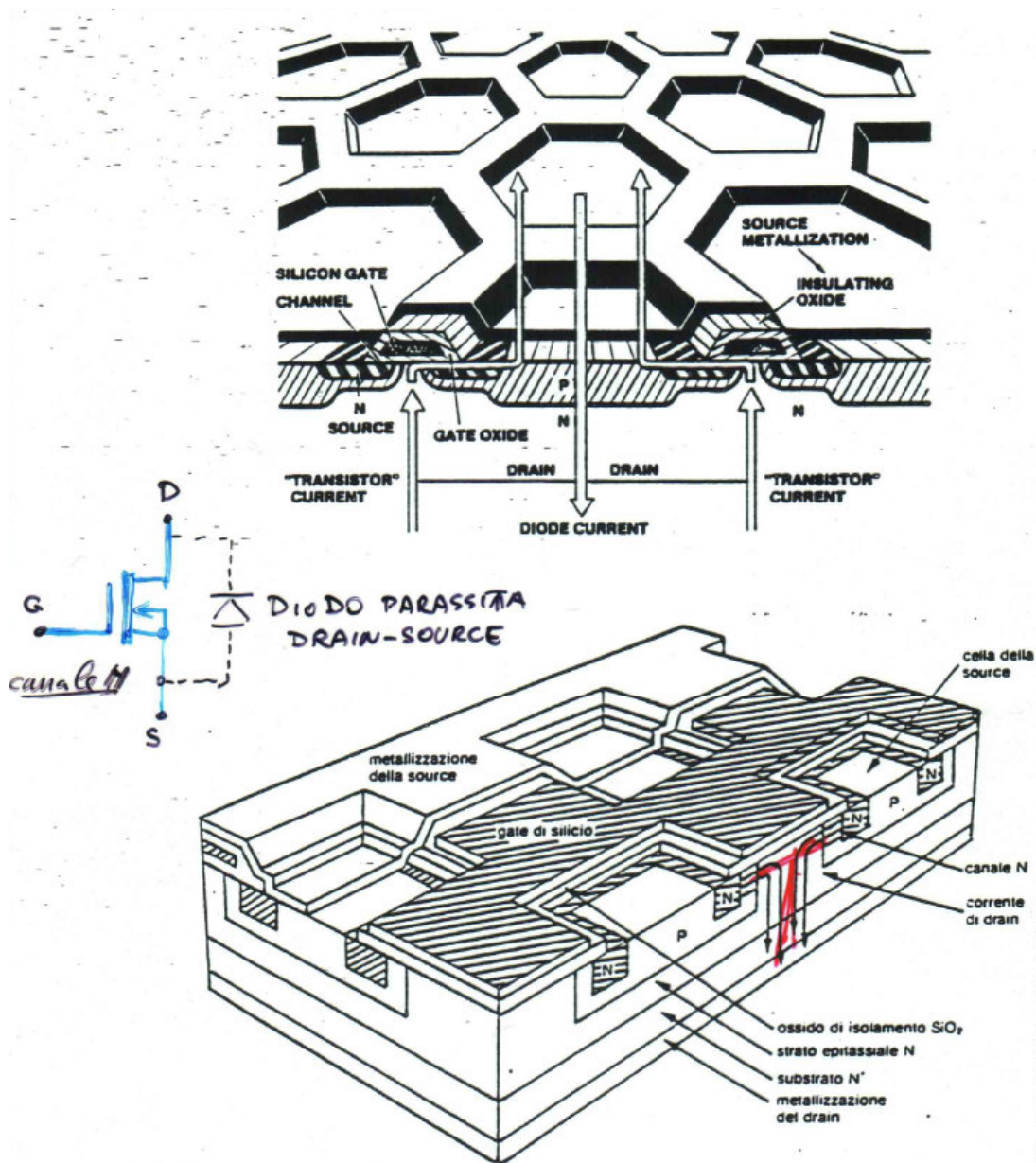


Fig 1.5 Struttura a celle delle realizzazioni HEXFET (in alto) e DMOS (in basso)

Ovviamente nel normale uso come transistore un DMOS, per esempio a canale n, deve sempre essere polarizzato con tensioni V_{ds} non negative, per evitare che entri in conduzione la giunzione fra source e substrato (non sono dispositivi bidirezionali!).

Una ulteriore evoluzione dei mosfet di potenza è rappresentata dalla struttura UMOS (Fig1.6 a destra).

Nell'UMOS si fondono i vantaggi della struttura planare dei DMOS, che garantisce un sicuro isolamento fra drain e gate, con quella del VMOS, che ha una più piccola resistenza di conduzione. Inoltre la tecnologia attuale permette di realizzare celle con dimensioni ridotte, circa $6\mu\text{m}$, che rendono questi dispositivi integrabili con sistemi digitali al fine di creare dispositivi integrati di potenza intelligenti.

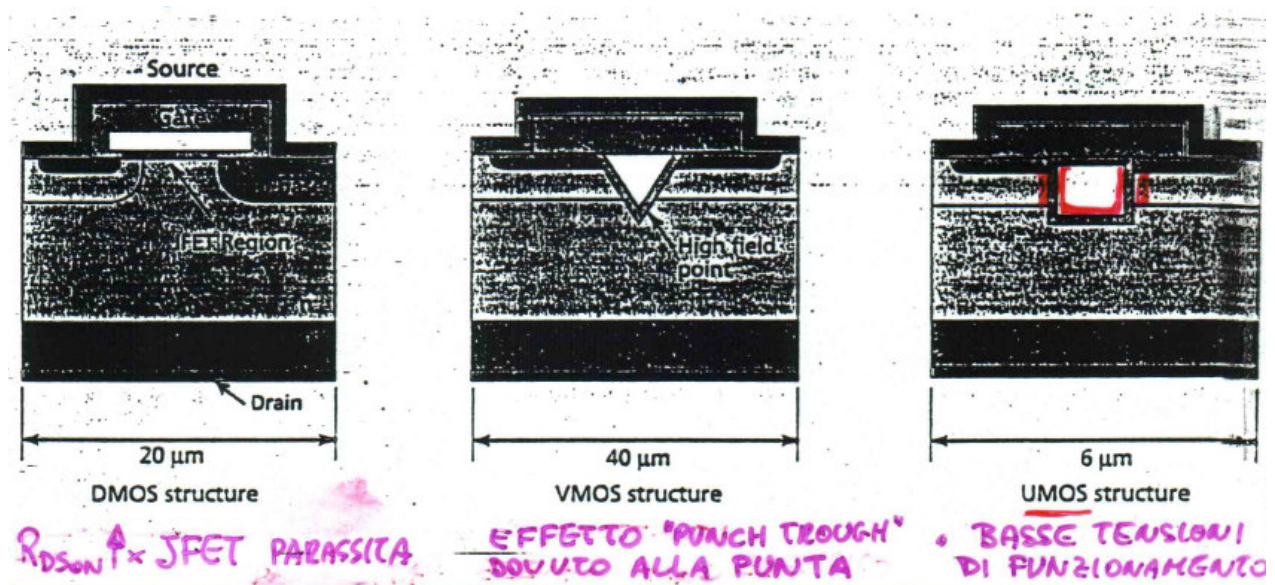


Fig 1.6 Celle elementari delle strutture VMOS, DMOS e UMOS

Esistono anche altre tecnologie costruttive di recente introduzione ULTRA-HIGH-DENSITY (UHD) che hanno portato il numero di celle per realizzare strutture di MOSFET di potenza integrabili con l'elettronica digitale.

2. CARATTERISTICHE DEI MOSFET DI POTENZA

2.1 CARATTERISTICHE DI INGRESSO E DI USCITA

Nonostante la loro struttura sia diversa, i MOSFET di potenza mostrano caratteristiche di ingresso e di uscita molto simili a quelle dei MOSFET per piccoli segnali. Esiste tuttavia un'importante differenza, costituita dalla maggior linearità delle caratteristiche di trasferimento.

Essendo infatti il canale estremamente, corto il campo elettrico ai suoi capi ($E=V_{DS}/L$) risulta molto elevato, per cui la saturazione della corrente avviene non per lo strozzamento del canale, ma per la saturazione della velocità dei portatori. L'espressione della corrente di saturazione, se indichiamo con U_{sat} la velocità di saturazione degli elettroni (dispositivo a canale N, $U_{sat}=5 \cdot 10^6$ m/s nel silicio), risulta quindi lineare con la V_{GS} :

$$I_{Dsat} = \frac{C_{ox} W U_{sat}}{2} (V_{GS} - V_{th}) \quad U_{sat} = \mu_n \cdot E$$

Nella figura 2.1 sono mostrati i tipici andamenti delle caratteristiche di ingresso e di uscita.

La caratteristica di ingresso risulta lineare non appena V_{gs} diviene sufficientemente elevata rispetto al valore di soglia, altrimenti il suo andamento non si presenta dissimile da quello tipico dei dispositivi a canale lungo.

Nella caratteristica di uscita la linearità della caratteristica di ingresso determina una uguale spaziatura delle curve a V_{gs} costante in saturazione, ovvero l'incremento della corrente di saturazione risulta proporzionale a quello della tensione di gate.

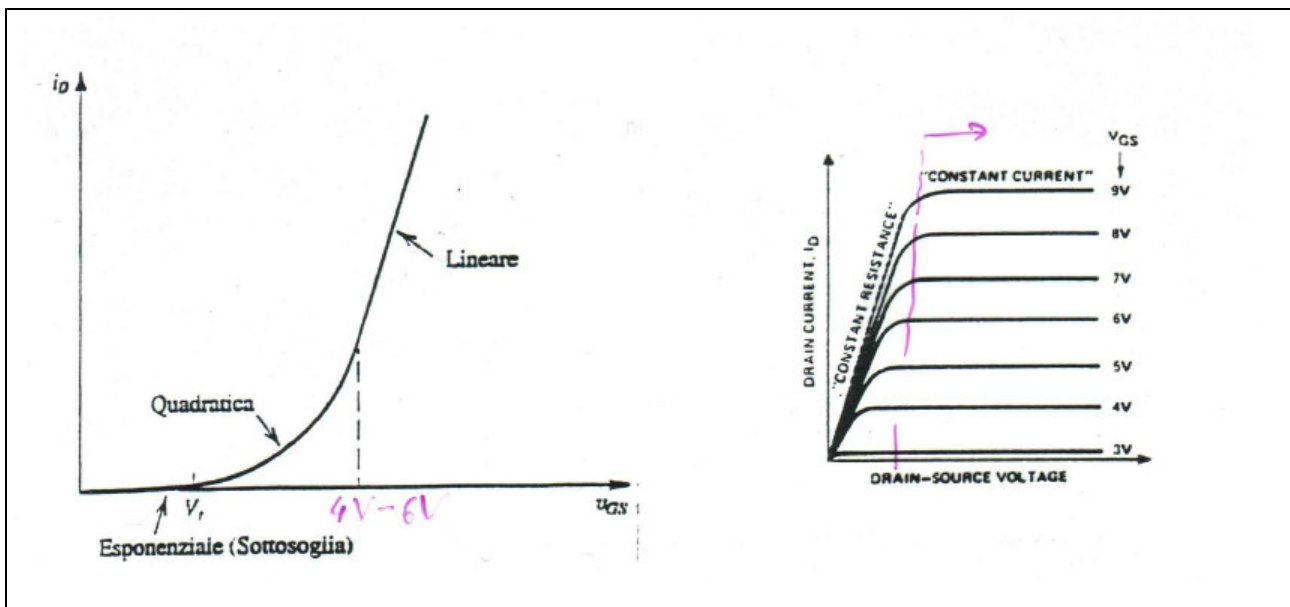


Fig.2.1 Caratteristiche di ingresso e uscita di un MOSFET di potenza.

Il diagramma costituito dalle caratteristiche di ingresso tracciate per valori differenti della temperatura (Fig 2.2), evidenzia la stabilità termica di questi dispositivi.

Come si vede il coefficiente di temperatura è positivo per piccoli valori di V_{GS} , mentre al crescere di questa tensione prima si annulla (fra i 4 ed i 6 volt per la maggior parte dei MOSFET) e poi diviene negativo.

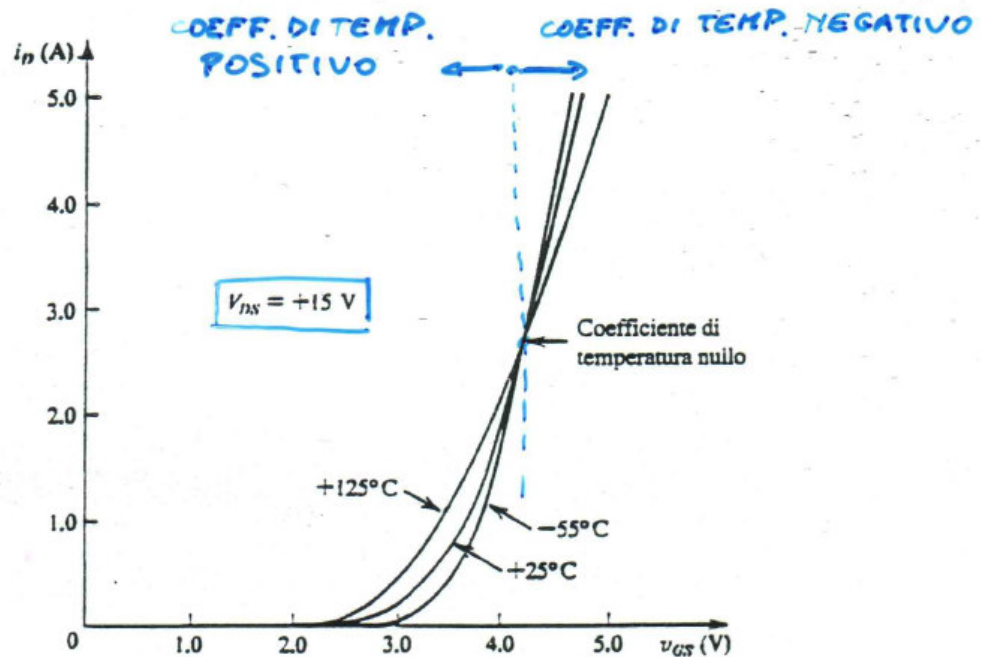


Fig.2.2 Caratteristiche di ingresso al variare della temperatura.

Questo può essere spiegato osservando che nell'espressione di I_{DSAT} compaiono a moltiplicare i fattori $(V_{GS} - V_{TH})$ e U_{sat} , che a sua volta è data dal prodotto della mobilità dei portatori per il campo elettrico. Per piccole tensioni fra gate e source la dipendenza dalla temperatura è dominata dalle variazioni della tensione di soglia V_{TH} , che come è noto ha un coefficiente termico negativo (tipicamente fra -3 e -6 $\text{mV}/^\circ\text{C}$), mentre per valori di V_{GS} più elevati diviene determinante il cambiamento della mobilità dei portatori, che al crescere della temperatura diminuisce.

Ovviamente la mobilità rimane in ogni caso inversamente proporzionale al campo elettrico, e U_{sat} invariante per cambiamenti di quest'ultimo.

Un MOSFET funzionante in un punto con coefficiente di temperatura negativo non è soggetto a fuga termica, tuttavia ciò non si verifica per correnti basse, dove il coefficiente è positivo; poiché gli stadi di uscita in classe AB sono usualmente polarizzati con basse correnti per evitare un'eccessiva dissipazione a riposo, occorre prestare molta attenzione per proteggerli dalle fughe termiche.

Nelle applicazioni di potenza, in fase di conduzione ($V_{GS} > 4\text{V}$) si lavora sempre con coefficiente termico negativo.

2.2 CAPACITÀ FRA I TERMINALI

La capacità fra i terminali di gate e di drain (C_{gd}) e quella fra i terminali di gate e source (C_{gs}) sono determinate dalla giunzione metallo-semiconduttore del gate, mentre la capacità parassita fra drain e source (C_{ds}) è dovuta alla giunzione PN fra lo strato epitassiale e la regione nella quale è ricavato il canale.

Le case costruttrici forniscono gli andamenti delle capacità di ingresso (C_{iss}), di uscita (C_{oss}) e di retroazione fra ingresso e uscita (C_{rss}), relativamente alla configurazione source-comune, in funzione delle tensioni V_{GS} e V_{DS} .

Per questa configurazione le suddette capacità sono legate a quelle presenti fra i terminali dalle relazioni :

$$C_{iss} = C_{gd} + C_{gs}$$

$$C_{oss} = C_{gd} + C_{ds}$$

$$C_{rss} = C_{gd}$$

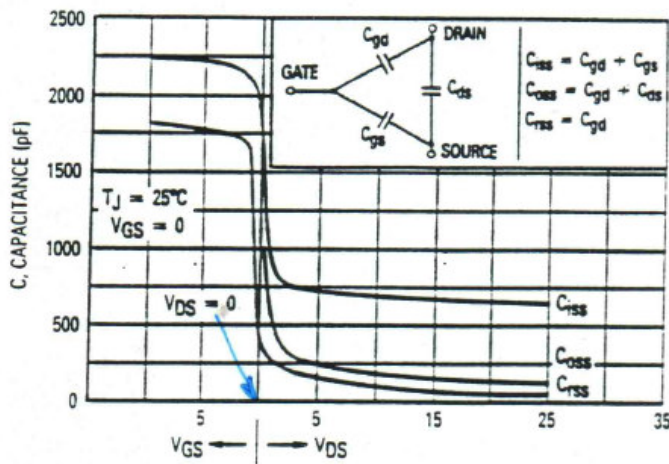


Fig 2.3 Andamento delle capacità C_{iss} , C_{oss} , C_{rss} , funzioni delle tensioni V_{gs} e V_{ds} .

3. CONFRONTO FRA MOSFET E BJT DI POTENZA

3.1 VANTAGGI DEI MOSFET DI POTENZA

a) Maggior linearità delle caratteristiche di uscita

Come si è già detto, poiché la corrente di saturazione è proporzionale alla tensione V_{gs} , le caratteristiche di uscita, tracciate per valori costanti di V_{gs} , risultano equispaziate nella zona di saturazione.

Per i BJT invece questo non accade, ed inoltre le caratteristiche in saturazione non sono altrettanto piatte, perché la corrente di saturazione cresce con la tensione V_{ce} per effetto Early

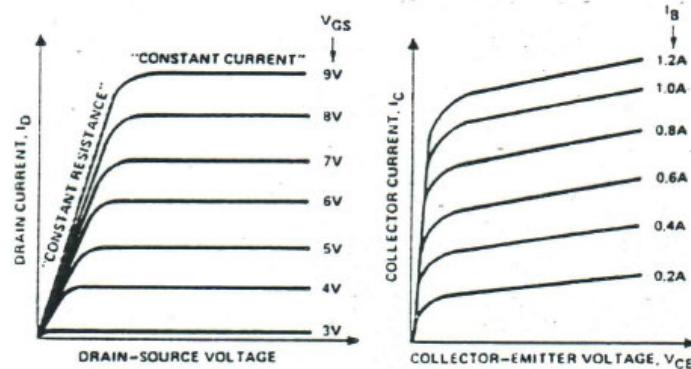


Fig 3.1 Caratteristiche di uscita di un MOSFET e di un BJT

b) Più brevi tempi di commutazione

A parità di dimensioni i MOSFET di potenza sono molto più veloci in commutazione, poiché non risentono dei consistenti tempi di ritardo necessari allo spostamento dei portatori minoritari, che affliggono le prestazioni dei BJT.

La velocità dei MOSFET è determinata principalmente dai tempi di carica e scarica della non piccola capacità di ingresso (assume valori compresi fra decine di pF e qualche nF in condizioni dinamiche per effetto della C_{rss}) e da alcuni fenomeni che danno contributi minori, come il tempo di transito degli elettroni nel canale.

Vista l'elevatissima resistenza di ingresso dei MOSFET la costante di tempo che deve essere considerata è data praticamente dal prodotto della suddetta capacità per la resistenza del generatore di pilotaggio.

Tipicamente i tempi di accensione e di spegnimento variano fra 10 e 100ns per i MOSFET, e fra 100 e 1000ns per i BJT di potenza.

c) Coefficiente di temperatura positivo della resistenza di conduzione

La resistenza di conduzione $R_{ds(on)}$ ha un coefficiente di temperatura positivo, cioè cresce con la temperatura, a causa della diminuzione della mobilità dei portatori (un valore tipico per il coefficiente è di $0.7\%/C^\circ$).

Questa caratteristica si traduce in numerosi vantaggi :

• La SOA (Safe Operating Area) risulta più estesa perché non viene limitata dal fenomeno del breakdown secondario.

Nei BJT di potenza, in presenza di tensioni V_{cc} elevate, si può avere la formazione di punti caldi (hot spots) nella regione di base; poiché il coefficiente di temperatura dei transistori bipolari è negativo in tali punti la resistenza diminuisce e la corrente localmente vi si concentra, provocando un ulteriore incremento della temperatura, ed innescando una reazione a catena che può portare al danneggiamento del dispositivo attraverso il fenomeno del breakdown secondario (vedi curva grafico).

Nel caso dei MOSFET ciò non accade perché se una certa regione del chip si riscalda la sua resistenza aumenta, e la corrente viene dispersa verso zone più fredde.

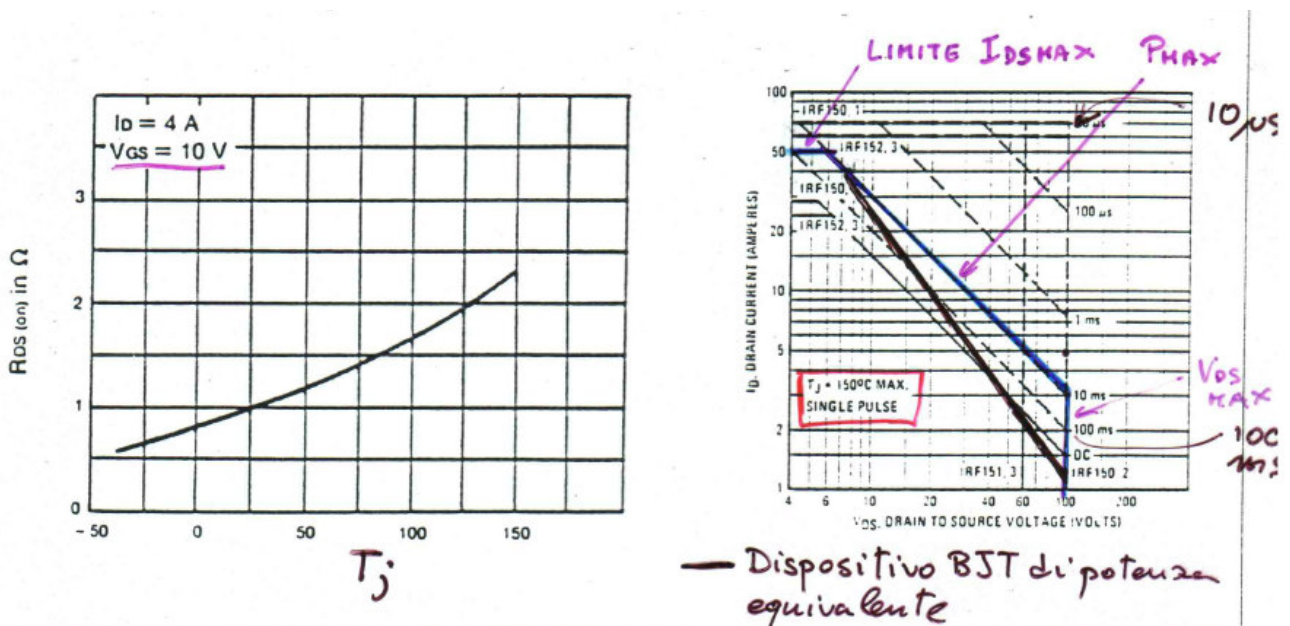


Fig 3.2 Andamento tipico di R_{ds} vs T_j ed esempio di SOA (relativa ad un hexfet dell' Int. rectifier)

• Più chip possono essere direttamente essere collegati in parallelo per fornire un'elevata corrente ad un carico comune, senza la necessità di particolari accorgimenti, perché il coefficiente di temperatura positivo forza la corrente a suddividersi equamente nei vari transistor.

Utilizzando BJT la parallelizzazione risulta invece problematica perché, se non vengono prese particolari precauzioni, la corrente si concentra su alcuni dispositivi piuttosto che su altri, visto che i vari transistor non sono mai perfettamente uguali (effetto di "current hogging").

d) Stabilità termica del punto di lavoro

Come si può dedurre osservando le caratteristiche di ingresso tracciate per diversi valori della temperatura (Fig2.2), sia la tensione di soglia che la pendenza della curva, cioè il guadagno di corrente in continua, o transconduttanza, diminuiscono se il dispositivo si riscalda, dando luogo ad una parziale compensazione e limitando così la deriva del punto di lavoro.

Anche il tempo di commutazione risulta ben stabile, perché è determinato principalmente dal Valore della capacità di ingresso, che è pressoché invariante con la temperatura; nei BJT invece i tempi di commutazione e le perdite relative (più è breve il tempo di commutazione e minore è la potenza dissipata nella transizione) possono aumentare considerevolmente se il dispositivo non viene mantenuto a temperatura costante.

e) Minor rumorosità

Nei MOSFET la conduzione della corrente è associata al moto dei soli portatori maggioritari, e quindi spariscono tutti i contributi al rumore determinati dal comportamento di quelli minoritari, nei bipolari (rumore termico, rumore di ricombinazione).

Comunque questa caratteristica non è molto importante nelle applicazioni di potenza.

f) Non sono richieste elevate potenze di pilotaggio

I MOSFET non necessitano di essere pilotati con grandi correnti, come nel caso dei BJT; tuttavia, anche se la corrente assorbita in continua dal gate è pressoché nulla, lo stadio pilota degli amplificatori realizzati con MOSFET deve essere in grado di fornire una corrente sufficiente per caricare e scaricare la capacità di ingresso.

⇒ Si richiede potenza al circuito di pilotaggio solo durante le commutazioni e questo porta ad un sistema con più elevato rendimento.

3.2 SVANTAGGI DEI MOSFET DI POTENZA

a) La singola cella di un MOSFET di potenza ha una resistenza di conduzione più elevata di quella di un BJT di dimensioni comparabili. Tuttavia avendo un coeff. di temperatura positivo si possono parallelizzare più celle fornendo tipicamente un $R_{ds(on)}$ da centesimi di Ω a pochi Ω .

b) I MOSFET richiedono tensioni di pilotaggio più grandi, perché la tensione di soglia, che deve essere superata di alcuni volt sia per portare il dispositivo in conduzione nelle applicazioni come interruttore, sia per polarizzarlo in applicazioni analogiche lineari, assume valori relativamente alti (solitamente intorno ai 3V).

c) La realizzazione MOS risulta meno compatta, per cui si ottengono transistor di maggiori dimensioni, e un po' più costosi, dei BJT (vedi tabella pag.14).

d) Pur riuscendo a controllare grandi correnti, i MOSFET sono soggetti al breakdown per tensioni V_{ds} particolarmente elevate.

In particolare occorre prestare molta attenzione nel caso di carichi induttivi, perché brusche variazioni della corrente di drain possono determinare tensioni inaccettabili sull'uscita nel caso in cui il transistor venga portato da OFF a ON (figura 3.3, a sinistra).

Questo inconveniente può essere eliminato utilizzando un circuito di clamping, realizzato con un diodo connesso fra drain e source (oppure con MOV); tuttavia permangono effetti simili dovuti alle

induttanze parassite del circuito di carico che può essere anche integrato con il MOS (fig3.3 al centro), che possono venire limitati realizzando un circuito di tosaggio con un diodo zener posto fra drain e source (fig3.3 a destra).

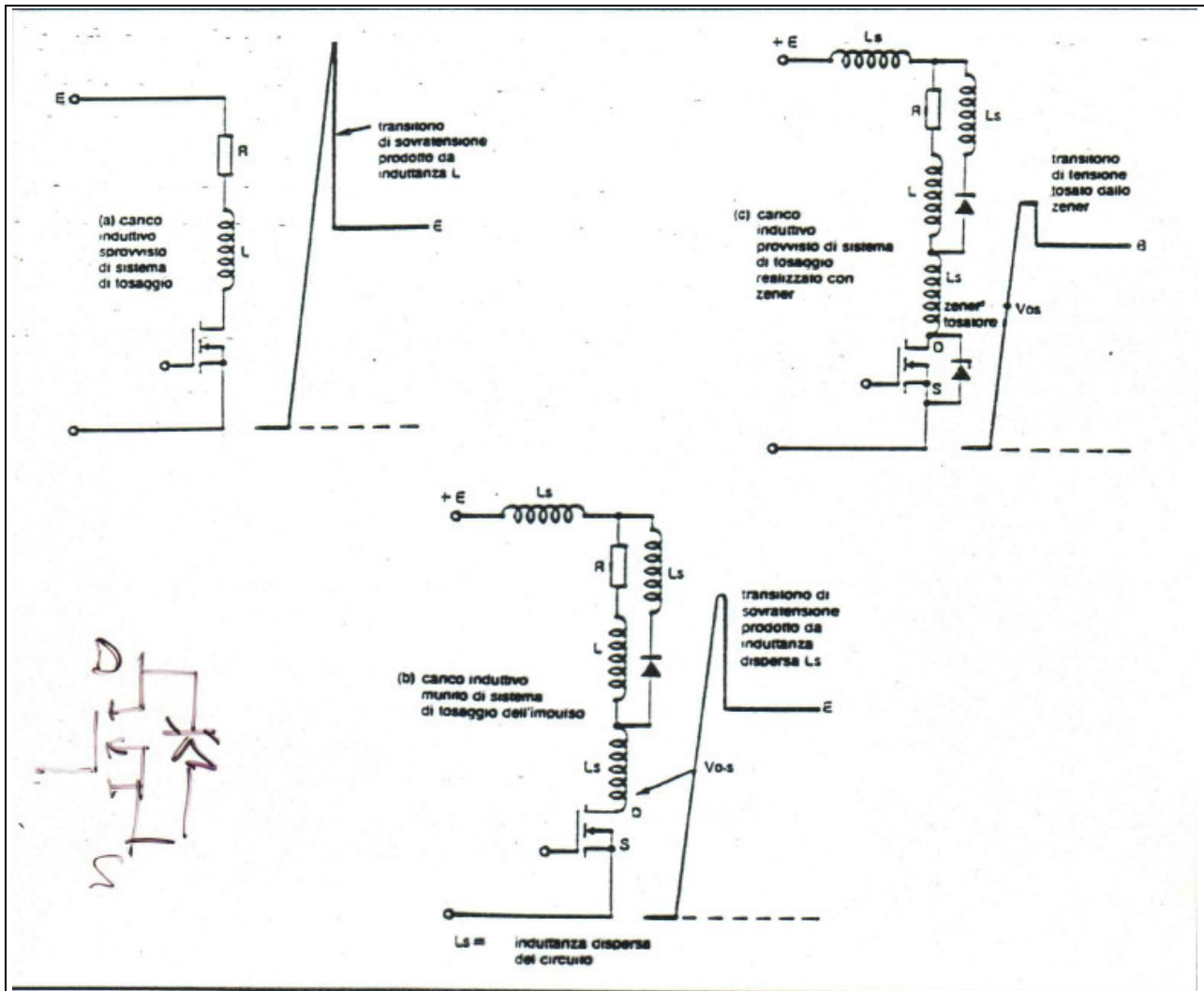


Fig 3.3 Sovratensioni su Vds metodi per la loro limitazione.

TABLE 3.6. BJT-MOSFET COMPARISON (HOROWITZ, "The art of Electronics")

Class	Type	I_C, I_D	$V_{sat}(max)$		I_B, V_{GS}	C_{out} (10V) max	Price (100 pc)
			(25°C) (V)	(125°C) (V)			
60V, 0.5A	NPN - 2N4400	0.5A	0.75	0.8	50mA	8pF	\$0.09
	NMOS - VN0610	0.5A	2.5	4.5	10V	25pF	\$0.43
60V, 10A	NPN - 2N3055	10A	3	-	3.3A	600pF	\$0.65
	NMOS - MTP3055A	10A	1.5	2.3	10V	300pF	\$0.57
100V, 50A	NPN - 2N6274	20A	1	1.4	2A	600pF	\$11.00
	NMOS - VNE003A	20A	0.7	1.1	10V	3000pF	\$12.50
400V, 15A	NPN - 2N6547	15A	1.5	2.5	2A	500pF	\$4.00
	NMOS - IRF350	15A	3	6	10V	900pF	\$12.60

4. APPLICAZIONI LINEARI DEI MOSFET DI POTENZA

La realizzazione di amplificatori di segnali rappresenta, assieme a quella di alimentatori a commutazione, uno dei due principali impieghi dei MOSFET di potenza; questi dispositivi risultano particolarmente indicati per questo scopo per via di alcune caratteristiche già citate, quali la linearità della transconduttanza, l'immunità dal breakdown secondario, la velocità e la stabilità termica.

Tipicamente i circuiti di polarizzazione richiesti sono più semplici di quelli necessari per polarizzare transistori bipolari, poiché i MOSFET necessitano di potenze di pilotaggio molto inferiori e minori precauzioni per la stabilizzazione termica.

Un possibile schema di base per la costruzione di amplificatori con coppie complementari è quello in fig.4.1 a sinistra; la polarizzazione viene determinata dalle due resistenze variabili e dai due generatori di corrente costante, realizzati con BJT o MOSFET.

Alternativamente si possono sostituire i gruppi resistenza-generatore di corrente, con un generatore di tensione (fig.4.1 a destra)

In questo caso la retroazione fra sources e circuito pilota deve essere rimossa, e la stabilizzazione del valore della corrente di polarizzazione avviene grazie alle resistenze R1 ed R2, che determinano una retroazione negativa di corrente.

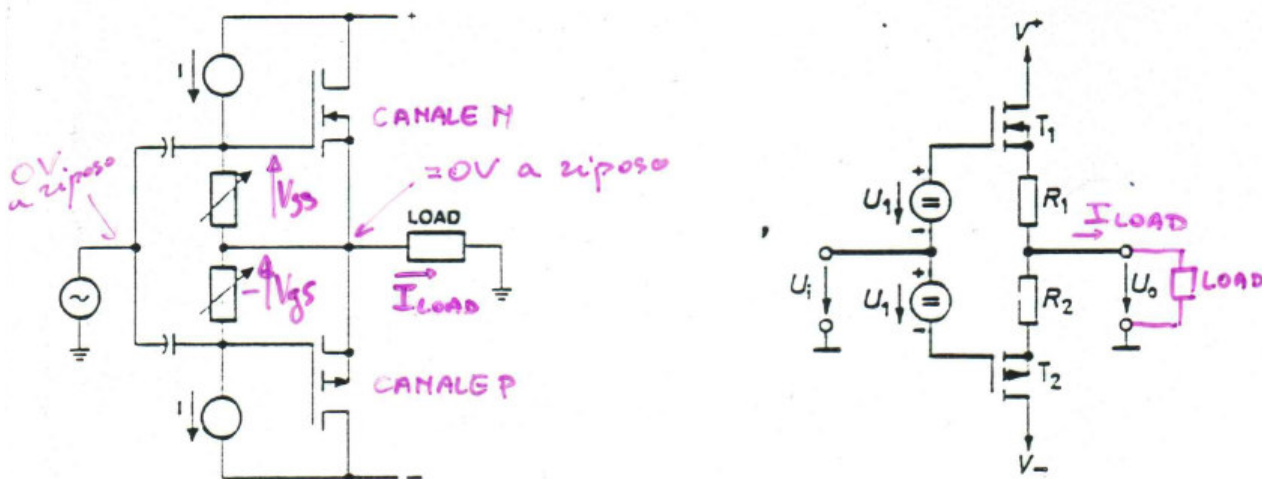


Fig 4.1 Schemi elementari di polarizzazione

Una volta fissata la corrente I_D a riposo si può calcolare facilmente la tensione di polarizzazione U_1 necessaria; consideriamo per esempio il transistor T1: a riposo il terminale di ingresso e quello di uscita, si possono considerare allo stesso potenziale, e quindi U_1 è dato dalla somma della caduta provocata da I_D su R_1 e della tensione V_{th} :

$$U_1 = I_D \cdot R_1 + V_{th} \left(1 - \sqrt{\frac{I_D}{I_{Dsat}}} \right)$$

Nella figura 4.2 è rappresentata la realizzazione pratica di un circuito di polarizzazione di questo tipo.

Osserviamo che la tensione di alimentazione del circuito pilota V^{++} tipicamente deve risultare più grande di quella richiesta dallo stadio finale, per permettere l'accensione e l'interdizione dei MOSFET di potenza.

-Calcolo della corrente di alimentazione del circuito pilota:

Consideriamo la parte superiore del circuito (per quella inferiore si procede in modo del tutto analogo).

Una volta fissata la corrente I_D e scelti i componenti, si può così procedere: attraverso la caratteristica di ingresso del transistor di potenza T1, nota I_D , si ricava la tensione di polarizzazione V_{GS1} , e con essa si determina la tensione V_{GS3} , che corrisponde alla U_1 del precedente schema generale; mediante la caratteristica del transistor T3 è immediato quindi risalire al valore di I_3 che soddisfa le specifiche.

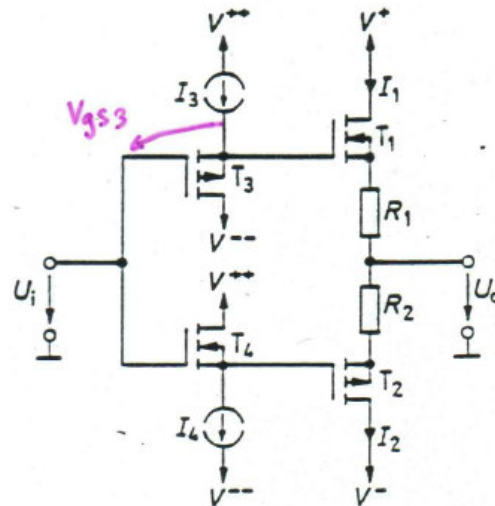


Fig 4.2 Esempio di circuito di polarizzazione

Numericamente:

$$V_{GS1} = V_{th1} \left(1 + \sqrt{\frac{I_D}{I_{Dsat}}} \right)$$

$$V_{GS3} = I_D \cdot R_1 + V_{GS1} = I_D \cdot R_1 + V_{th1} \left(1 + \sqrt{\frac{I_D}{I_{Dsat}}} \right)$$

Vale anche per T3

$$I_3 = I_{Dsat3} \left(\frac{V_{GS3}}{V_{th3}} - 1 \right)^2$$

Nel caso in cui T1 e T3 siano una coppia selezionata con la stessa tensione di soglia, supponendo $R_1=0$, si trova più semplicemente:

$$\frac{I_1}{I_3} = \frac{I_{Dsat1}}{I_{Dsat3}}$$

La corrente di polarizzazione I_3 che si trova con quest'ultima relazione rappresenta quella minima che deve essere fornita per sostenere una certa corrente I_1 sul carico: più grande è il valore che effettivamente si assegna a R_1 , più I_3 dovrà superare l'intensità così calcolata.

Rinunciando ad una bassa distorsione possono essere sviluppati schemi ancora più semplici di quelli visti, come per esempio l'amplificatore common source di figura 4.3, nel quale le tensioni di polarizzazione V_{gs} sono fissate semplicemente da due diodi zener:

Occorre comunque notare che ricorrendo ad un sistema di polarizzazione così semplice si perde la versatilità garantita dagli schemi precedenti (ovviamente in questo caso lo stadio di preamplificazione dovrà essere realizzato a parte), e questo può procurare grossi fastidi.

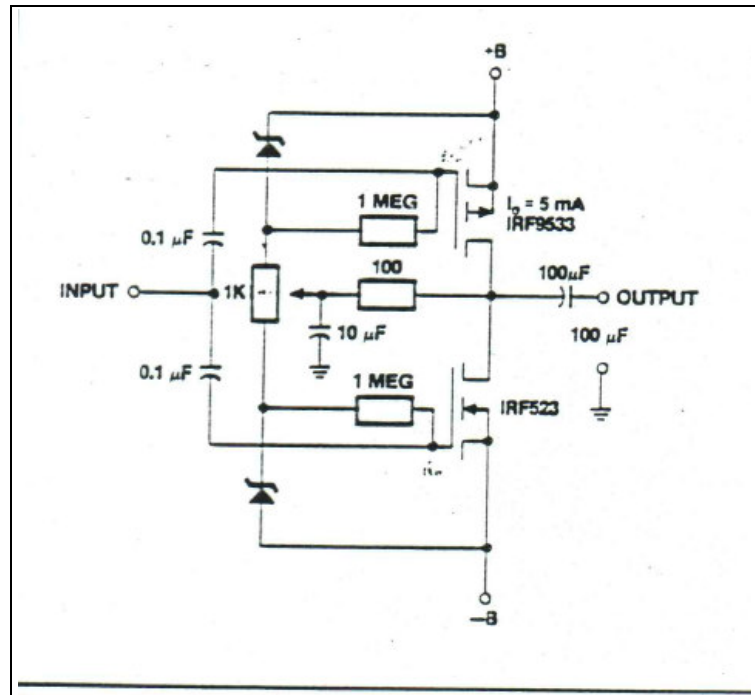


Fig 4.3 Amplificatore polarizzato con diodi zener

Infatti, solitamente, i transistor che costituiscono una coppia complementare di MOSFET di potenza, presentano caratteristiche molto meno simmetriche rispetto a quelle dei transistor di segnale, e richiederebbero una calibrazione delle tensioni di polarizzazione che non può essere realizzata facilmente con i diodi zener, che sono disponibili solo con certe tensioni V_z fissate.

Questa limitazione dovuta alla semplicità del circuito può determinare un'elevata distorsione di incrocio.

5. CAMPI DI APPLICAZIONE

I MOSFET di potenza sono utilizzati in molti campi applicazione fra cui i più importanti, come già detto, sono gli alimentatori a commutazione e gli amplificatori di potenza in classe A, AB, B, C, D. Altri campi di applicazione sono:

- controllo di velocità dei motori,
- trasmettitori a radiofrequenza ($f < 10$ MHz),
- sistemi di controllo della potenza di forni,
- controllo di lampade a fluorescenza,
- sistemi di saldatura in alta frequenza,
- interruttori di potenza in piccoli sistemi di elettronica di consumo (apparecchi portatili)
- sistemi di controllo elettrici nelle automobili.

BIBLIOGRAFIA

- J. Millmann e C.C. Halkias, Microelettronica, Ed. Boringhieri, 1978
- Idee di progetto in tecnologia VMOS: parte I, Elettronica Oggi, Febbraio, 1980, p. 139-153
- Idee di progetto in tecnologia VMOS: parte III, Elettronica Oggi, Marzo, 1980, p. 147-161
- Idee di progetto in tecnologia VMOS: parte III, Elettronica Oggi, Aprile, 1980, p. 61-78
- P. Biagianni, I MOSFET di potenza, Elettronica Oggi, Marzo 1984, p. 71-80
- Speciale sui Mosfet di Potenza, Selezione di Elettronica e Microcomputer, Aprile 1985, p. 13-93
- V. Rumenik, Circuiti integrati di potenza, L'Elettrotecnica, Vol. LXXIII, N.2, Febbraio 1986, p. 129-136
- D.A. Grant and J. Gowar, Power MOSFET theory and applications, Ed John Wiley&Sons, 1989
- Horowitz and Hill, The Art of Electronics, Cambridge Press, New York, 2nd Ed. 1989
- U. Tietze and Ch. Schenk, Electronics Circuits: design and applications, Springer Verlag, Berlin 1991
- F. Goodenough, Microcontroller switches 5-A, 60-V current pulses, Electronic Design, October 14, 1993, p. 71-79



- G. Vitale, Gli SMART POWER i circuiti integrati di potenza intelligenti, AEI ,Vol. 81, N.9, Settembre 1994, p. 832-837
- A.W. Swanger , Power Ics weighing the benefits of integration, EDN, july 7, 1994, p. 68-82
- A.S. Sedra and K.C. Smith, Circuiti per la microelettronica, Ed. italiana a cura di A. Ferrari, Edizioni Ingegneria 2000 Roma, 1994
- International Rectifier Data Book, 1994
- B.J Baliga Power ICs in the saddle, IEEE Spectrum, July 1995, p 34-49
- ERICSSON COMPONENTS, RF POWER PRODUCTS, Morgan Hill (CA), USA, “Fets that address the linearity challenge”, Microwave Journal, Dec. 1997. p. 102-106
- SGS-Thomson Microelectronics, Express (Technical Bulletin of SGS) #52, March 1996, UHD by Filippo di Giovanni, Power Mosfet Product Marketing